

(2) Japanese Patent Application Laid-Open No. 10-135380 (1998)

“SEMICONDUCTOR DEVICE”

The following is an English translation of an extract of the above application.

5 Fig. 1 is a cross-sectional block diagram according to one embodiment of the present invention. For example, power semiconductor elements 11, such as IGBT (Insulated Gate Bipolar Transistor) is fixed on a lead frame 13 through a solder layer 12. While a ceramic insulating layer 18 with a surface thereof being metallized is bonded on other surface of the lead frame, which is located immediately below the element with the
10 solder layer 12, the opposite surface is bonded to a base substrate 15, so that the ceramic insulating layer is supported between the lead frame and the base substrate. The element 11 is electrically connected by a wire bonding portion 16 made of aluminum, and the whole system is integrally formed by an exterior resin mold 17.

(10) 日本国特許庁 (JP)

(12) 特開特許公報 (A)

(11) 特許出願公開番号

特開平10-135380

(43) 公開日 平成10年(1998)5月22日

(51) Int.CI
H 01 L 23/34
23/28

識別記号

F I
H 01 L 23/34
23/28A
B

審査請求 未請求 請求項の数7 OL (全 7 頁)

(21) 出願番号	特願平8-289595
(22) 出願日	平成8年(1996)10月31日

(71) 出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(72) 発明者	小川 敏夫 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(72) 発明者	高橋 正昭 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(72) 発明者	合田 正広 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(74) 代理人	弁理士 小川 勝男

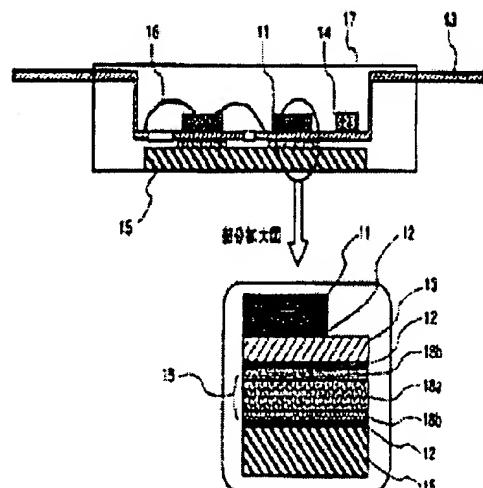
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 小型・高密度のパワー半導体装置を低価格で提供する。
 【解決手段】 リードフレーム上に形成した半導体素子を含む回路部と、熱放散のためのベース基板とをメタライズしたセラミック基板によって、電気的に絶縁し、該メタライズ層の熱膨張係数を特定する。
 【効果】 高信頼性を確保しつつ、熱抵抗が低減される。従って、パワー半導体装置の小型化、高密度化が可能になる。

図 1



【特許請求の範囲】

【請求項 1】半導体回路上に発熱性半導体素子が固定され、電気絶縁性外装モールドによって保護された構造を有する半導体装置において、該半導体素子がリードフレーム上に固定され、該リードフレームは電気絶縁層としての、少なくとも片面が半田接合可能に表面処理されたセラミック板を挟持してベース基板が配置され、かつ該ベース基板表面の少なくとも一部が、実質的に外部に露出した形で、これら一連の回路が外装樹脂モールドによって一體的に構成され、該リードフレームの一部が外部回路と接続するためのリード端子として該樹脂モールドの表面に露出もしくは突出した構造を有することを持つとする半導体装置。

【請求項 2】請求項 1において、前記外装モールドが熱硬化性樹脂によって構成されたことを特徴とする半導体装置。

【請求項 3】請求項 1において、前記半田接合可能な表面処理層がメタライス層であって、該メタライス層が、前記リードフレーム及びもしくは前記ベース基板に、半田接合されて構成されたことを特徴とする半導体装置。

【請求項 4】請求項 3において、前記メタライス層が金属と無機系フリットとの複合体であって、該メタライス層の線膨張係数が前記リードフレームもしくは前記ベース基板より小さく、かつ前記セラミック層より大きい範囲に調整された構造を有することを持つとする半導体装置。

【請求項 5】請求項 3及び請求項 4において、前記メタライス層が厚膜により構成されたことを特徴とする半導体装置。

【請求項 6】請求項 1ないし請求項 5において、前記セラミック板がアルミニウムを主成分として構成されたことを特徴とする半導体装置。

【請求項 7】請求項 1ないし請求項 6において、前記外装モールドが、複数の樹脂層によって構成され、かつ前記発熱性半導体素子周辺にボッティング樹脂が充填され、外周のその他の部分が熱可塑性樹脂によって構成され、かつ前記外装モールドの上面から垂直に突出した構造を有したことを持つとする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子を含むチップ部品がリードフレーム上に搭載され、全体が外装モールドによって保護された構造を有する半導体装置に関するものである。特に発熱性の半導体素子を固定するリードフレーム部の表面に電気絶縁性セラミック層を挟持してヒートシンクを配置し、かつ該ヒートシンクの裏面が外部に露出した構造をとることにより、半導体からの熱放散性を向上させた過成形回路系パワー半導体装置に関するものである。従って、本発明による半導体装置は汎用及び産業用機器等の出力制御用インバータとして有効利用できる。

【0002】

【従来の技術】従来のこの種のパワー半導体装置として次の 2つの構成がある。1つは公報特許公報平5-226575号に開示される。これは、ヒートシンク最もしくはリードフレーム上にパワー半導体素子を直接搭載し、外装を一體樹脂成形したものである。この構造を有する半導体装置では、パワー半導体素子を、ヒートシンクに直接固定することができ、熱抵抗が低く、かつ部品点数が少ないので高信頼性化に有効である。しかしながら、次の欠点を有している。パワー半導体素子とヒートシンクとの間に絶縁層を介さないが、IGBT (Insulated Gate Bipolar Transistor) など、コレクタ側にも通電される非絶縁型パワー半導体素子の適用は難しい。この中にヒートシンク表面もしくは内部に絶縁層を配置する案も示されているが、この場合個別に動作する複数のパワー半導体素子の搭載には難があり、例えばインバータの主回路等複雑な回路の構成は難しい。

【0003】他の一つは、公報特許公報平3-63822号及び公報特許公報平6-80748号に開示される。すなわち、金属のヒートシンク上に、予め所定間隔の隙間を設けてパワー半導体素子をセットし、この隙間を含む外装部全体を、一體のモールドとして樹脂を流し込んで半導体装置を構成するものである。この構造によれば、半導体素子を固定した導体層とヒートシンクとの間に樹脂層が介在するので、前記非絶縁型パワー半導体素子の複数の搭載が容易に可能であり、部品点数も少ないことから高い信頼性が得られる。しかしながら、前述したように予め素子をセットした空間に樹脂を流し込む方法であり、成型時にボイドの巣込みの恐れがあると共に樹脂層の厚さが不安定になりやすい。通常、この種樹脂層の熱伝導率は極めて低く、若干の層厚の誤差が熱抵抗として大きなばらつきとなり、量産工場での安定した品質を得るのが難しい。同様の理由から、絶縁層の層厚を大幅に薄く(例えば 0.1 mm 以下)して、熱抵抗を下げるこも難しい。

【0004】

【発明が解決しようとする課題】本発明は上記従来法のそれぞれの問題点を解決し、低熱抵抗性で、高信頼性かつ小型のパワー半導体装置を実現するものである。すなわち、リードフレーム及びヒートシンクすなわちベース基板間に、外装モールド材料とは別の、特定構造の電気絶縁層を適用することによって、パワー半導体素子の下部に均質で安定した層厚を有する絶縁層が形成でき、前述した温度変化時の絶縁層への応力集中を緩和し、結果的に高信頼性かつ小型のパワー半導体装置を提供する。

【0005】本発明の他の目的は、実用的なパワー半導体装置に要求される、熱放散に好適で、かつ安定した熱抵抗を有する構造を容易にかつ低価格で提供するものである。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明では次の手段をとる。

【0007】1. リードフレーム 上に固着された能動素子及びもしくは受動素子と、それを電気的に接続する導体回路及び外部との入出力用端子とを有し、これら回路系が外装モールドによって保護された構造のパワー半導体装置において、該リードフレーム下面に、電気絶縁層としての、少なくとも片面が半田接合可能な表面処理されたセラミック板を挟持してベース基板が配置され、かつ該ベース基板裏面の少なくとも一部が、実質的に外部に露出した形で、これら一連の回路が外装モールドによって一體的に構成され、該リードフレームの一部が外部回路と接続するためのリード端子として該樹脂モールドの表面に露出もしくは突出した半導体装置構造とする。半田接合可能な表面処理の具体的手段として、例えば無電解めっき、金属箔の直接接合即ちDBC (Direct Bonded Copper) もしくは表面活性化接合法など、及びいわゆるメタライスすなわち導体ペーストを用いた厚膜、CVD (Chemical Vaper Deposition) 、スパッター、擦走、レーザー照射などがある。このため、底部にコレクタ電極を有した非絶縁型パワー半導体素子を、ベース基板などの導体層を介して直接固着することができ、導体配線を配置するときの設計自由度が高く、高密度化もしくは小型化に有効である。一方、モールド用樹脂については、材料の熱伝導性を特別配慮する必要は無く、材料選定の自由度が高い。このモールド材料によって絶縁層を強化することで、半導体素子との線膨張係数の差に起因する絶縁層のクラックの発生などを抑制できる。

【0008】2. 上記1において、前記外装モールドが熱硬化性樹脂によって形成されるので、樹脂モールドの機密性が良好であり、信頼性の高い安定した特性を得る。

【0009】3. 上記1において、前記半田接合可能な表面処理層がメタライス層であって該メタライス層が、前記リードフレーム及びもしくは前記ベース基板に、半田接合されるので、熱伝導性の高い半導体装置の構成が実現出来る。

【0010】4. 上記1もしくは上記3において、前記メタライス層の線膨張係数が前記リードフレーム及びもしくは前記ベース基板と、前記セラミック板との間の値に調整されるので、温度変化時に発生する内部応力を大幅に低減でき、熱伝導性が良好で、信頼性の高い構成が実現できる。

【0011】5. 上記3及び上記4において、前記メタライス層が、印刷-焼成工程などを含むいわゆる厚膜によって構成されるので、金属と無機系フリットとの量比を特定することにより、該メタライス層の線膨張係数の調整が容易に可能であり、温度変化時に発生する内部応力を大幅に低減でき、熱伝導性が良好で、信頼性の高い

構成が実現できる。

【0012】6. 上記1ないし上記5において、前記セラミック板としてアルミニウムが主成分として構成されるので、上記厚膜の形成が容易であり、かつ良好な熱伝導性と、電気绝缘性を得ることが出来る。

【0013】7. 上記1ないし上記6において、前記外装モールドが、複数の樹脂層によって構成され、かつ前記発熱性半導体素子周辺にボッティング樹脂が充填され、外周のその他の部分が熱可塑性樹脂によって構成され、かつ前記外装モールドの上面から垂直に突出した構造であり、充分な耐湿性を確保すると共に絶縁空間距離を長くとることができる。

【0014】

【発明の実施の形態】以下、本発明を実施例によってさらに詳細に説明するが、本発明はこれらに限定されない。

【0015】実施例1

図1に本発明の一実施例による断面構成図を示す。例えばIGBT (Insulated Gate Bipolar Transistor) などのパワー半導体素子11が半田層12を介してリードフレーム13上に固着される。素子の直下に位置する、リードフレームの他の面には、表面がメタライスされたセラミック絶縁層14が半田層12により接着され、同時に反対の面がベース基板15に接着され、両者間に挟持される。素子11はアルミニウムのワイヤボンディング部16により電気的に接合され、系全体が外装樹脂モールド17により一體成型された構造である。本構造のパワー半導体装置は次の工程によって作成される。リードフレーム13上の所定位置に、7mm×7mmのIGBT素子を半田接合する。この素子11とリードフレーム13とをワイヤボンディング16により、電気的に接合する。一方、両面にメタライス層18bを有したアルミニウムを主成分とする8mm×8mm×0.3mmのセラミックチップ18aを、リードフレーム13及びベース基板15の間の所定位置にセットし、半田接合する。メタライス層18bは次の工程により形成される。例えば100mm×100mm×0.3mm、純度95%のアルミニウム板の両面に、スクリーン印刷によって、金属粉、ほう珪酸ガラス粉及び有機ビヒクルを主要成分とする導体ペーストを塗布し、乾燥する。金属粉はCu、Ag、Ag-Pdなどが好ましい。この基板を空気中もしくは非酸化性の窒素中で炉内で焼成し、所定の寸法に切断して使用される。

【0016】上記工程で準備された一連の回路を、金型中にセットし、所定温度及び圧力で、型内に注入することによって樹脂モールド17を成形し、本発明によるパワー半導体装置を得る。本実施例では、該モールド17用材料として表1を用いた。

【0017】

【表1】

表 1

材 料	配合比
0-クレゾールノボラック型エポキシ樹脂	90
ブロム化フェノールノボラック型エポキシ樹脂	10
フェノールノボラック樹脂	52
トリフェニルホスフィン	1
三酸化アンチモン	4
エポキシシラン	2
ヘキストワックス	1
カーボンブラック	1
エポキシ電性ポリジメチルシリコサン	10
硬化けい素(球状粉末)	643

【0018】表1の配合割合は重量比を示す。本材料は、フィラーとして硬化珪素を多く含むので、ヤング率が1800kgf/mm²と高く、内部を保護するために必要な剛性を具备している。また、線膨張率は1.5ppm/°Cと低いので、成形、硬化後のベース基板15の反りは約40μmと小さく、実用上問題のない水準にある。

【0019】比較の為、従来法によるパワー半導体装置の断面図を図2に示した。従来法による構造では、端子付きケース22、端子プロック23などを個別に作製する必要があり、加えてゲル24充填-硬化など、本発明に比較して多くの工程が必要である。

【0020】本実施例では半導体素子11として、IGBT素子の例について示したが、例えばMOS系トランジスタなど他の発熱性素子であって良い。また、セラミック18aとしてアルミナの例について示したが、例えばベリリヤ、ジルコニア、空化珪素、空化アルミニウムなど他の材料も適用出来る。

【0021】また、本実施例では樹脂モールド17に含まれるフィラーとして、表1の硬化珪素を示したが、他の材料例えばベリリヤ、ジルコニア、空化珪素、空化アルミニウム、炭化珪素などであってよい。

【0022】セラミック絶縁層18aを用いた本実施例

の特徴は、熱抵抗が低く、一般に電流容量の大きい素子への適用が効果的である。

【0023】実施例2

実施例1と同様の方法によって、サンプルを作製し、素子11とベース基板15との間の熱抵抗を測定し、熱サイクル試験によってその変化を調べた。熱サイクル条件は125°C 30分、25°C 5分、-40°C 30分、25°C 5分の繰り返しとした。メタライズ層18bの線膨張係数を5水準に変えて、他の条件は一定にしてそれぞれ評価した。線膨張係数の調整は金属粉末とガラス粉末との量比により行った。すなわち、No. 1以外については金属粉末としてCuを用い、この粉末1に對して重量比で0.03から0.21の範囲にはう珪酸ガラスを加えて、導体ペーストを作製した。No. 1については、厚さ0.2mmのCu箔表面に形成した薄い酸化物を介してアルミナ板に直接接合した。リードフレーム13及びベース基板15にはいずれも線膨張係数1.6, 5ppm/°CのCuを用い、セラミック板18aには線膨張率6, 7ppm/°Cのアルミナを用いた。これらサンプルの熱抵抗評価結果を表2に示す。

【0024】

【表2】

表 2

No.	線膨張率 (ppm/°C)	熱サイクル寿命 (回)
1	16.5	410
2	15.9	>500
3	15.7	>500
4	15.3	>500
5	14.7	365
6	13.8	325

【0025】熱抵抗は、熱サイクル数の増加により増大する傾向があり、初期値の1.5倍に達したところを熱サイクル寿命と定義した。表2の結果から、No.2及びNo.3が最も良好な結果を得る。試験終了後のサンプルを切取して断面観察した。No.1についてはセラミック18aとメタライズ層18bとの境界にクラックの発生が見られた。No.5及びNo.6についてはメタライズ層18bと半田層12との境界にクラックが発生した。この原因はメタライズ層のガラス量が多過ぎ、十分な半田めれ性が得られなかつたためと考える。

【0026】実施例3

図1に示す実施例1の、本発明によるパワー半導体装置を基盤として、インバータ及びコンバータ両者を具備する複合パワーモジュールを試作した。その構成図を図3に示す。本実施例によるモジュールでは、コンバータ部27及びインバータ主回路部28からなり、温度検出用サーミスタ25及び電流検出用シャント抵抗26を配設している。図3の構成の他に、平滑コンデンサ32、ゲート駆動用IC、制御用マイコン、電源回路等34を付加してインバータモジュールを構成した例を図4に示す。

【0027】本試作インバータを三相インダクションモータに接続して運転し、良好な特性を得ることを確認した。温度変化を伴う繰り返し使用による信頼性も高いことがわかった。図5にその回路ブロック図を示す。

【0028】実施例4

本実施例による試作品の断面構造を図6に示す。両側の端子部を垂直方向に折り曲げたリードフレーム13を用いる以外はすべて実施例1と同様の方法によって樹脂モールド成形前の構造体を作製する。この構造体特に耐温特性が要求される半導体素子11周辺に、該構造体との接着性が良好な、液状のエポキシ系樹脂例えばアミン硬化型エポキシ樹脂、フェノール硬化型樹脂及びシリコーン樹脂などをボッティングにより充填し、第1層の外装モールドを形成する。次いで、金型中にセットして、射出成形法によって、例えばPBT(PolybutyleneTerephthalate)及びPPS(Polyphenylene Sulfide)などの熱可塑性樹脂を充填して第2層の外装モールドを構成

する。第2層の外装モールドに熱可塑性樹脂を適用するため、熱硬化性樹脂に比較して粘性が低く、リードフレーム13が図6に示すように上面から垂直に突出する構造であっても、実用的に金型からのバリのはみだしを容易に防止出来る。その結果として、図4に示す制御系回路との接続が容易になる外、ベース基板につながるヒートシンク35との絶縁空間距離を十分確保出来、信頼性の高いインバータを得る。

【0029】実施例5

実施例1と同様の手順によって作製したパワー半導体装置を用いたインバータ装置を三相インダクションモータに直接取り付けて両者を一体化した。電気回路的には図5に示すブロック図と同様である。本発明による半導体装置は熱抵抗が低く、かつ良好な耐温性を有して信頼性が高いので、厳しい環境で使用されるモータ、例えば電気自動車、各種ポンプ及び搬送用などのモータと一体化が可能となる。このようにインバータとモータとを一体化することにより、それぞれの装置全体としての小型化、高信頼性化に加えて高調波ノイズの低減を実現出来る。

【0030】

【発明の効果】以上説明したように、本発明によれば次の効果がある。

【0031】1. リードフレーム13上に、半導体素子11を固定し、セラミック絕縁層18を介してベース基板15を配置し、全体を樹脂モールド17で補強する構造を有するため、低い熱抵抗と、高い信頼性を同時に実現する効果がある。

【0032】2. 前記樹脂モールド17が熱硬化性樹脂によって構成されるので、耐温性が良好であり、高信頼性を確保しやすいという効果がある。

【0033】3. 前記セラミック層18aがリードフレーム13及びもしくはベース基板15に半田接合されるので、低い熱抵抗と、高い信頼性を同時に実現する効果がある。

【0034】4. メタライズ層18bの線膨張率がセラミック層18aとリードフレーム13及びもしくはベース基板15との間に設定されるので熱応力を抑制でき、高

信頼性を確保しやすいという効果がある。

【0035】5. メタライス層18bを厚膜で構成することにより、該メタライス層の熱膨張係数を容易に制御出来、さらに価格を低減する効果がある。

【0036】6. 前記セラミック絶縁層が、アルミナを主成分とする材料で構成されるので、高信頼性及び低熱抵抗性が同時に得られるという効果がある。

【0037】7. 絶縁層の樹脂モールドとすることにより、垂直に突出する構造の入出力端子が可能となり、制御系との接合性が良好で、距離空間距離も充分確保できるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例によるパワー半導体装置の断面構成図。

【図2】従来の構成によるパワー半導体装置の断面構成図。

【図3】本発明の他の実施例によるパワー半導体装置の回路構成図及び断面構成図。

【図4】本発明の一実施例によるインバータモジュール

の断面構成図。

【図5】本発明の一実施例によるインバータモジュールの回路構成図。

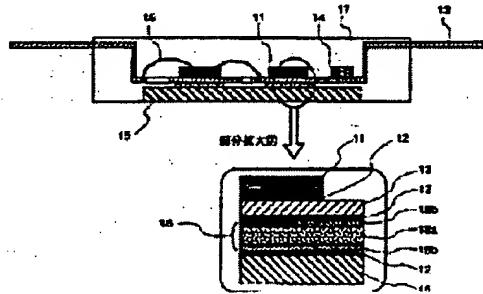
【図6】本発明の他の実施例によるパワー半導体装置の断面構成図。

【符号の説明】

1.1…半導体素子、1.1a…整流ダイオード、1.1b…IGBT、1.1c…フリーホイールダイオード、1.2…半田、1.3…リードフレーム、1.3a…主回路系端子、1.3b…制御系端子、1.5…ベース基板、1.6…ワイヤボンディング部、1.7…外装樹脂モールド、1.8…セラミック絶縁層、1.8a…セラミック層、1.8b…メタライス層、2.1…外装蓋、2.2…端子付きケース、2.3…端子ブロック、2.4…シリコン系ゲル、2.5…サーミスター、2.6…シャント抵抗、2.7…コンバータ、2.8…インバータ主回路部、3.2…平滑コンデンサ、3.4…ゲート駆動用IC、制御用マイコン、電源回路等、3.5…ヒートシンク、3.6…プリント配線板。

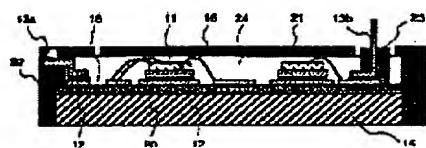
【図1】

図1



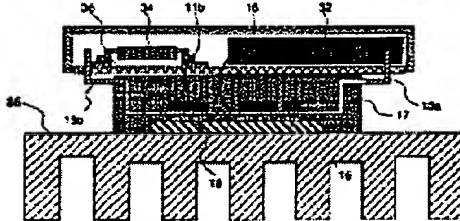
【図2】

図2



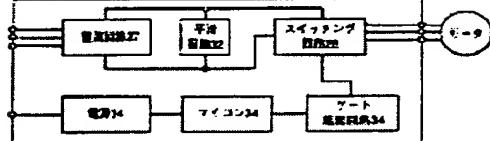
【図4】

図4

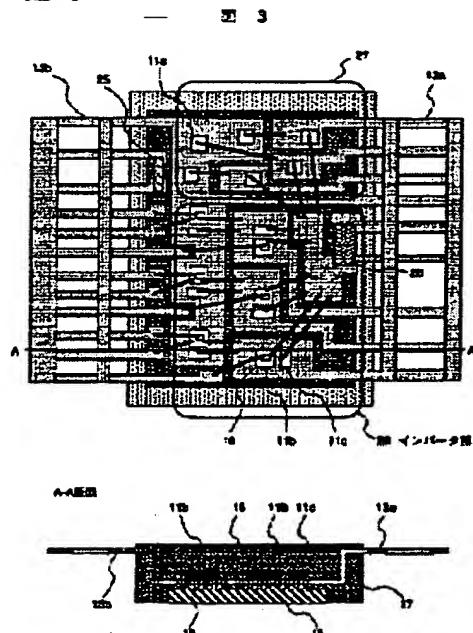


【図5】

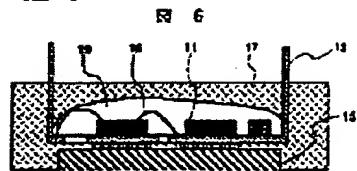
図5



【図3】



【図6】



フロントページの続き

(72)発明者 神村 典孝

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 久保 謙二

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 鈴木 和弘

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 中津 欣也

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 造賀 常博

千葉県習志野市東習志野七丁目1番1号 株式会社日立製作所産業機器事業部内